

방열판용 구리 후막의 잔류응력 제어를 위한 그래핀 효과에 관한 연구

배정운*

성균관대학교 신소재공학부

Study on Controlling Residual Stress in Thick Copper Film for Heat Sink Using Graphene

Jeongwoon Bae*

Department of Advanced Materials Science and Engineering, Sungkyunkwan University, Gyeonggi-Do, Republic of Korea

Abstract: Nowadays, high-density electronic devices and component mounting have gained popularity. Because of the heat generated from these devices, efficiency of the electronic parts is significantly lowered and life time of these devices is considerably shortened. Therefore, it is very important to efficiently dissipate the heat generated from the device to extend product. In this study, a copper thick film was deposited using a sputtering technique using plasma. In addition, graphene, a two-dimensional nanomaterial, was inserted in the form of a sandwich structure between the deposited copper (Cu) layers of various thicknesses. Through this, a study was conducted to control the residual stress of thick copper foil deposited by sputtering. In this study, the residual stress was measured according to the location where graphene was inserted, the treatment method, and the transfer area. As a result, the highest residual stress reduction effect was observed when the transfer area of graphene was about 70%. Reduction of residual stress was observed by inserting graphene into the deposited copper thick film of various thicknesses. In addition, by increasing the number of layers of graphene inserted, changes in residual stress were observed.

(Received 22 July, 2022; Accepted 23 September, 2022)

Keywords: copper film, sputtering, plasma, graphene

1. INTRODUCTION

최근 전자 기술의 급격한 발전을 통해 전기 전자 부품의 소자는 점점 작아지고, 용량이 커지게 되었으며, 소형화와 대용량화, 다기능화 및 고집적화를 추구하게 되었다 [1-5]. 이러한 소자의 고밀도화에 따라 전기전자 소자의 패키징, 부품실장, 배선기술 등의 혁신이 중요한 이슈로 떠오르고 있다 [4-7]. 또한, 전자기술의 발전에 따라 전기자동차, 대 전력 LED(Light Emitting Diode) 등 전기를 활용하는 환경친화적 기술들에 대한 연구개발이 활발히 이루어지고 있다. 이러한 전기전자 부품의 기술개발을 통한 전자부품 및 부품실장의 고밀도화는 작은 면적에서 고에너지를 사용하게 되기 때문에 과거에 비해 부품자체에서 많은 열을 발생

하게 되었다 [2-4]. 부품에서 발생하는 열은 기판 상에 탑재된 여러 부품들을 기판에서 단락 시키거나 부품의 기능을 상실하게 하는 등 열피로에 의한 소자의 수명을 단축시킬 수 있다 [8-10]. 또한, 발생된 열은 각종 모듈이나 LED 등의 수명단축에 큰 원인이 되며, 누설전류를 증가시켜 소비전력 또한 증가하게 되고 결과적으로 부품의 효율을 크게 낮추는 주원인이 되고 있다 [10,11]. 따라서 전자 부품 소자의 수명 연장 및 고효율화를 위해서는 소자에서 발생한 열을 빠르게 방열시켜주는 것이 매우 중요하다. 이러한 목적을 위해 방열 특성 및 내구성이 우수한 기판 소재로 고방열 Metallized Ceramic 소재를 이용한 PCB(Printed Circuit Board)가 많은 분야에서 널리 사용되고 있다. 고휘도 및 고출력 발광다이오드, 전력 반도체, 자동차용 ECU 모듈, 전력 컨버터등의 산업에서도 방열을 해소하기 위한 Metallized Ceramic Substrate의 수요가 증가하고 있는 추세이다 [12,13]. 이러한 Metallized Ceramic

- 배정운: 산학교수

*Corresponding Author: Jeongwoon Bae

[Tel: +82-10-2771-7418, E-mail: jwbae70@gmail.com]

Copyright © The Korean Institute of Metals and Materials

Substrate는 열확산율과 열전도율이 높은 Al_2O_3 , AlN, Si_3N_4 등의 세라믹을 기초로 한 소재 위에 수 μm 보다 두꺼운 금속 막을 형성하여 제조한다. 이러한 Metallized Ceramic Substrate의 제작 방법은 크게 3가지로 구분되는데, 첫번째는 고온 공정인 DBC(Direct Bonded Copper)로 세라믹 기판과 구리를 공용점인 $-1065^\circ C$ 에서 접합시키는 공정이다. DBC의 경우 높은 밀착력과 열전도율을 가지며 비열특성이 우수하고 단가가 낮지만, 제조공정이 복잡하고 $200 \mu m$ 이하 두께의 제품을 생산하기가 어렵다 [14,15]. 또한 기판 크기가 제한되어있고, 세라믹(Al_2O_3)에만 적용이 가능하다는 단점이 있다. 두번째 방법 또한 고온공정으로 활성 금속이 포함된 brazing 합금을 이용하여 합금의 액상선보다 높은 온도($>800^\circ C$)에서 열처리를 통해 접합하는 AMB(Active Metal Brazing)이 있다 [16-18]. AMB는 높은 밀착력을 가지지만 제조 공정이 복잡하며 단가가 높다. 또한 $200\mu m$ 이하 두께의 제품 생산이 어려우며 기판 크기가 제한되어 있고 질화물 세라믹에만 적용이 가능하다는 단점이 있다. 세번째 방법은 저온공정으로 스퍼터링(Sputtering)을 이용하는 방법이다. 스퍼터링을 이용한 공정의 경우 열전도율과 비열특성이 우수하며 후막의 조직 제어가 용이하다는 장점이 있다. 또한 공정이 단순하며 두께 및 용력 제어가 용이할 뿐만 아니라 모든 세라믹 기판에 적용이 가능하다는 장점이 있다. 그러나 스퍼터링을 이용한 후막 제조 공정은 높은 내부에너지의 플라즈마를 사용하기 때문에 준안정상태에서 박막이 성장하게 되어 높은 잔류 응력을 가지게 된다 [8]. 이로 인해 일정 두께 이상의 구리 후막을 형성하는 경우 인장 잔류 응력으로 인한 막의 갈라짐 현상과 압축 잔류 응력으로 인한 막의 박리 현상과 같은 특성 저하가 나타난다는 단점이 있다 [19-22].

이러한 단점을 해결하기 위하여 본 연구에서는 플라즈마를 이용한 스퍼터링(Sputtering) 기법을 이용하여 구리후막을 제조하는 공정에서 다양한 두께의 구리(Cu) 층 사이에 2차원 나노물질인 그래핀(Graphene)을 샌드위치 구조의 형태로 삽입하여 가장 큰 문제인 잔류응력(Residual Stress)을 제어하는 연구를 진행하였다.

2. EXPERIMENTAL

2.1 스퍼터 증착 시스템

그림 1(a)는 본 연구에서 구리(Cu)를 증착하기 위해 사용한 시스템이다. 직류전원을 사용하는 마그네트론 스퍼터링 시스템으로 타겟의 뒷면에 영구자석을 삽입하여 전자가 자기장 주변에서 로렌츠 힘에 의해 나선운동하며 가속시켜

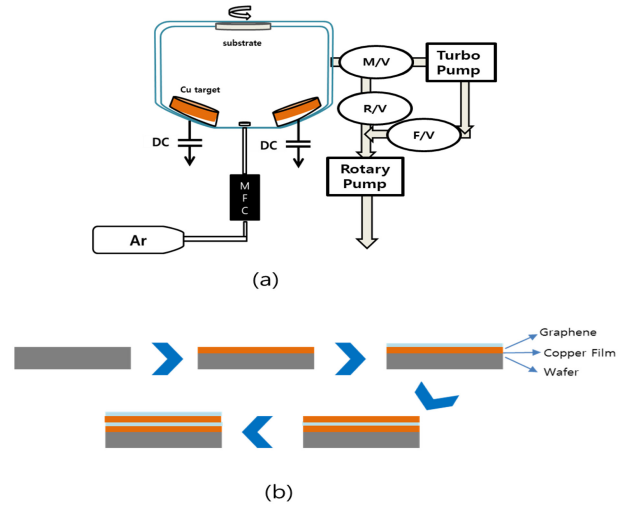


Fig. 1. (a) schematic diagram of the system used to deposit copper (Cu) film (b) Cyclic schematic diagram in which graphene is transferred between deposited copper films

충돌 단면적을 증가시켰다. 이는 플라즈마 내 전자의 밀도가 증가하여 Ar 이온과 더 많은 충돌을 할 수 있게되어 스퍼터링 효율 및 증착속도가 증가하는 장점이 있다. 직류 마그네트론 스퍼터링 시스템은 로터리 펌프(rotary pump), 터보분자 펌프(turbo-molecular pump), 바라트론 게이지(baratron gauge), 이온 게이지 (ion gauge), Full range 게이지, 유량 조절기(Mass Flow Controller), 챔버(Chamber)로 구성되어있다. 챔버 내에 Cu 타겟과 웨이퍼(wafer)를 넣은 후 로터리 펌프를 이용해 $10^{-3} Torr$ 의 압력까지 1차적인 pumping을 진행하였다. 이후 기저진공도에 도달하기 위해 터보 분자 펌프(SHIMADZU Inc. TMP-403LM)를 이용해 $5 \times 10^{-6} Torr$ 로 유지시켰다.

2.2 그래핀 제작 및 전사

단층 그래핀 필름은 구리 박막 위에 화학기상증착법을 통해 합성하였다. 촉매층으로써 Cu와 같은 전이금속을 퍼니스 안에 넣고 진공상태에서 승온 시킨 뒤 메탄(CH_4)과 수소(H_2) 가스를 주입하게 되면 메탄가스가 고온에 의해 활성화된 수소가스에 의해 환원되어 탄소가 촉매 금속(Cu)에 흡착하게 된다. 이후 퍼니스의 온도를 상온까지 낮춰주면 촉매층에 침탄되어 있던 탄소 원자들이 촉매 표면에서 결정화 되면서 그래핀 구조를 형성하게 된다. 본 연구에서는 면적 $100 \times 90 \text{ cm}^2$ 이고 두께는 $75 \mu m$ 인 구리판을 CVD quartz 진공 챔버에 위치시켰고, H_2 10sccm의 분위기에서 $1050^\circ C$ 까지 온도를 올린 후 1시간동안 annealing 하였다. 그래핀은 $1050^\circ C$ 에서 H_2 10sccm, CH_4 20sccm

의 조건으로 30분동안 합성되었고, 이후 챔버는 H₂ 10sccm 조건에서 1시간에 걸쳐 상온으로 냉각하였다. 합성이 끝난 구리판은 Poly(methyl methacrylate)(PMMA)로 코팅하여 작은 크기로 균일하게 자르고(3×3 cm²) Cu etchant(FeCl₃)을 이용하여 구리 판을 습식 제거하였다. 습식제거공정을 통해 완전히 제거되면 PMMA로 코팅한 그래핀 시트는 DI water(Deionized water)로 여러 번 씻어서 습식 식각 부산물을 제거하였다. 그리고 PMMA가 코팅된 그래핀 시트를 SiO₂ 기판에 위치시키고, 아세톤에 넣어 30분동안 처리하여 PMMA를 제거하였다. 그림 1(b)에서 볼 수 있는 바와 같이, 전사된 단일 층의 그래핀을 스퍼터링에 의해 증착된 구리 박막 사이 중간에 삽입하여 그래핀에 의한 잔류응력 변화 연구를 진행하였다.

2.3 잔류 응력 측정

제작된 구리 후막의 응력을 측정하기 위해 응력측정기(FSM 500TC)를 이용하였으며, 이는 압축 및 인장 잔류응력을 가지고 있을 경우 박막이 변형하게 되는데 변형된 박막과 기판의 곡률을 측정하여 잔류응력을 구할 수 있는 측정장치이다. 측정된 값을 곡률과 응력의 관계식인 Stoney's equation에 대입하여 잔류 응력을 계산하는 방식이다. Stoney's equation은 박막의 탄성계수를 포함하지 않기 때문에 계산이 단순하고 편리하여 박막의 잔류응력을 계산하는데 가장 많이 사용된다. 하지만 Stoney's equation의 적용에는 몇 가지 가정이 필요하다. 우선 박막의 두께보다 박막의 길이가 매우 커야하고, 박막 두께는 기판의 두께보다 매우 작아야한다. 또한 박막과 기판 모두 균질(homogeneous)하고 등방성(isotropic)을 가져야 하며 선형탄성(linear elastic) 거동을 나타내야 한다. 마지막으로 시편 전체에 걸쳐서 곡률반경과 응력은 일정하다는 가정을 만족할 때 Stoney's equation을 통해 잔류응력을 계산할 수 있다.

$$\text{Stoney's equation: } \sigma = \frac{E_s \cdot S^2}{6f(1-\nu_s)R}$$

R: 시편의 곡률, Es: Young's modulus of substrate, ν_s: Poisson's ratio of substrate, S: Thickness of substrate, f: Thickness of film

3. RESULTS AND DISCUSSION

그림 2는 그래핀이 응력제어를 위한 완충재로서 사용될 경우, 구리 박막의 잔류응력을 감소시키는 효과가 있는

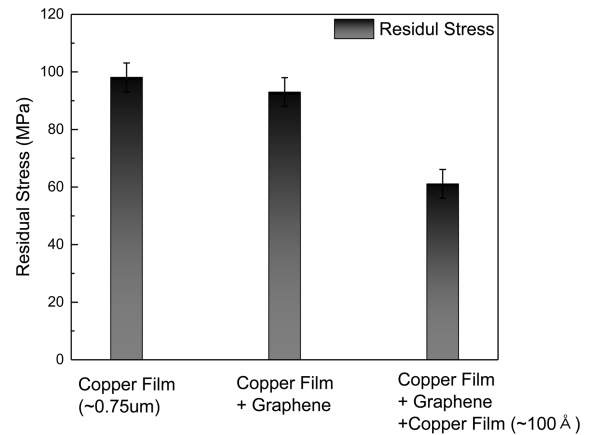


Fig. 2. Change of residual stress in deposited copper film of transferred graphene

지 알아보기 위해 진행한 실험이다. DC 입력전력은 200 W, 기저진공도는 5.0×10⁻⁶ Torr, 공정압력은 Ar 10mTorr로 유지한 상태에서 20분 동안 스퍼터링 공정을 진행하였다. 기판에 3개의 샘플을 위치시키고 0.75 μm 두께로 Copper film을 증착시켰으며 그 위에 그래핀을 약 50%의 면적으로 전사한 뒤 다시 0.75 μm의 copper film을 증착시켜 응력에 대한 변화를 측정하였으며, 그에 대한 평균값을 나타내었다. Copper film 위에 graphene만을 증착했을 때는 잔류응력 변화가 오차 범위 내에서 변화한다는 것을 관찰할 수 있었다. 하지만, 전사한 그래핀 위에 copper film을 추가로 증착시켰을 때 약 30~40% 정도 잔류응력 감소 현상을 관찰할 수 있었다. 이는 그래핀이 기본적으로 소수성이기 때문에 Copper film과의 밀착성이 좋지 않아서 그래핀이 증착된 구리 박막 위에 위치해 있을 때 응력 감소를 위한 완충재로서 역할을 제대로 하지 못하였다고 생각된다. 따라서, 그래핀의 소수성으로 인한 copper film과의 밀착성 향상을 위해 그래핀 위에 아주 얇은 구리 박막을 추가적으로 증착 하여 잔류응력을 측정하였다. 그 결과, 삽입된 그래핀이 구리박막과의 밀착성이 향상되어 잔류응력이 감소된다는 것을 관찰할 수 있었다.

그림 3은 본 연구는 앞의 실험과 마찬가지로 그래핀이 응력제어를 위한 완충재로서 사용될 경우 잔류응력을 떨어뜨리는 효과뿐 아니라, 삽입 위치와 전사된 면적에 따라 잔류응력을 감소시키는 효과가 있는지에 대해 알아보기 위해 진행한 실험결과이다. DC 입력전력은 300 W, 기저진공도는 5.0×10⁻⁶ Torr, 공정압력은 Ar 10 mTorr 로 유지한 상태에서 10분 동안 스퍼터링 공정을 진행하여 1um의 copper film을 증착시켰다.

그림 3(a)에서 알 수 있듯이, copper film 만 증착되었

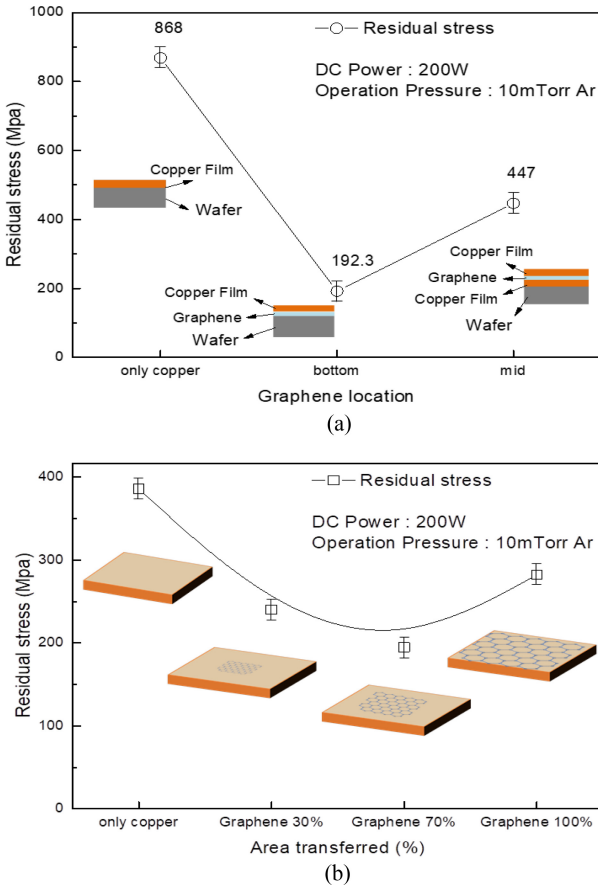


Fig. 3. (a) Changes in residual stress depending on the transfer position of graphene (b) Change of residual stress according to the transfer area of graphene

을 경우에 비해 SiO₂기판과 copper film 사이에 그래핀을 삽입하였을 때 약 70% 정도의 잔류응력 감소효과를 관찰할 수 있었다. 하지만, 그래핀이 copper film 사이에 삽입이 되었을 경우 잔류응력 감소는 약 50% 정도임을 측정할 수 있었다. 이 결과를 통해, 높은 탄성계수를 갖는 그래핀을 구리 박막의 어느 위치에 적용하는지에 따라 응력 제어 기술에 최적의 효과를 관찰할 수 있음을 알 수 있었다. 특히, 전자소자의 기판 및 방열판 재료로 많이 사용되는 Ceramic substrate 와 copper film 사이 높은 탄성계수를 갖는 그래핀을 사용하여 완충 작용 효과를 극대화할 수 있음에 대한 가능성을 확인 할 수 있었다. 그래핀은 고유 특성상 소수성의 특성을 보여주고 있기 때문에, 그래핀이 copper film에 전사된 면적이 잔류응력에 매우 중요한 역할을 할 것으로 생각하였다. 그림 3(b)은 그래핀의 전사 면적에 따른 잔류응력의 변화를 나타낸 그림이다. 앞서 언급하였듯이, 그래핀을 전사한 후, 소수성의 특성 때문에 copper film과의 밀착성이 좋지 않아 그래핀을 전사한 후

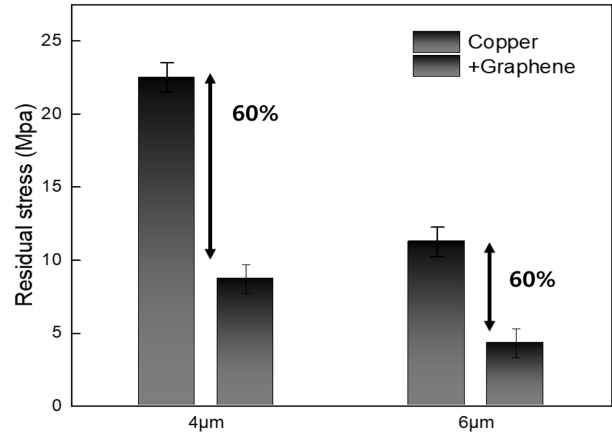


Fig. 4. Effect of residual stress of graphene according to the thickness of the deposited copper film

모두 100 Å 정도 두께의 copper film을 증착시켜 잔류응력을 측정하였다. 그림에서 알 수 있듯이, 전체 면적에 그래핀을 전사하였을 경우 잔류응력이 가장 크게 나타났으며, 전사면적이 70%일 경우 가장 작은 잔류응력값이 측정되었다. 이는 결국 그래핀 고유의 소수성 특성에 기인한 결과라고 생각되었으며, 앞으로의 실험들은 이러한 결과를 바탕으로 전사 면적을 70% 내외로 유지하여 진행하였다.

그림 4는 copper film의 두께가 각각 4µm, 6µm으로 두껍게 하였을 경우, 그래핀이 완충재로서의 역할을 할 수 있는지와 그에 따른 응력감소효과가 있는지를 알아보기 위해 실험한 결과이다. DC 입력전력은 300W, 기저진공도는 5.0×10^{-6} Torr, 공정압력은 Ar 10mTorr 에서공정을 진행하였다. 시편은 5 mm × 50 mm 의 크기 이었으며, 각각 4µm 와 6µm 두께로 copper film을 증착시킨 다음 응력을 측정하였고, 그 위에 다시 그래핀을 전사하고 100 Å 두께의 copper layer를 형성시켜 잔류응력을 측정하여 비교하였다. 그림에서 볼 수 있듯이 4µm에서 그래핀과 100 Å 두께의 copper layer를 형성한 경우의 응력은 23 MPa에서 9.2 MPa로 약 60% 감소하였음을 관찰할 수 있었다. 또한, copper film이 6µm 두께에서 그래핀과 100 Å 두께의 copper layer를 형성한 경우의 잔류응력은 약 15 MPa에서 6 MPa로 약 60% 감소하였음을 관찰할 수 있었다.

그림 5는 6µm의 copper film에서 그래핀의 삽입 수를 바꿔가며 잔류응력을 측정한 그림이다. 그림에서 볼 수 있듯이 6µm 두께의 copper film의 잔류응력은 16.8 MPa에서 3µm 두께의 copper film 사이에 그래핀을 삽입한 경우 2.25 MPa, 2µm 두께의 copper film 사이 마다 그래핀을 삽입한 경우 잔류 응력이 1.1 MPa 으로 점점 감

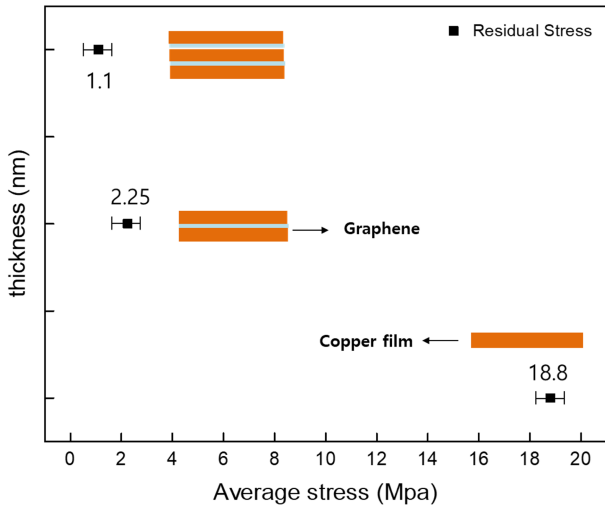


Fig. 5. Changes in residual stress of deposited copper film according to the number of graphene layers

소함을 확인할 수 있었다. 본 실험을 통해 다양한 두께에 따른 응력 감소효과를 확인하였으며, 구리보다 8배 이상 높은 탄성 계수를 갖는 그래핀의 전사면적에 따라 응력을 제어할 수 있음을 확인하였다.

4. CONCLUSIONS

본 연구는 방열재료로서 많이 사용되는 copper film의 잔류응력을 그래핀을 통해제어하는 연구를 진행하였다. 그래핀이 삽입되는 위치 및 처리방법, 전사 면적에 따라 잔류응력을 측정하였다. Copper film과의 밀착력 향상을 위해 그래핀을 전사한 후에 100 Å 두께의 copper film을 증착시켰다. 또한, 그래핀의 전사 면적이 약 70% 내외의 일때 가장 높은 잔류응력 감소효과를 관찰하였다. 방열재료로서 사용되기 위해 좀 더 두꺼운 박막에서의 그래핀 전사를 통한 잔류응력 감소효과를 관찰하였다. 4 μm와 6 μm의 copper film 두께에서 모두 잔류응력 감소를 관찰하였고, 6 μm 두께의 copper film을 이용하여 삽입된 그래핀의 layer 수를 증가시켜 잔류응력에 대한 변화를 관찰하였다. 향후, graphene oxide나 graphene flake와 같이 좀 더 쉽게 이용할 수 있는 물질을 이용해 잔류응력에 대한 연구를 지속한다면 전자소자의 고실장화에 대비할 수 있는 좋은 기반기술이 될 것으로 사료된다.

REFERENCES

1. H. H. Cheng, D. S. Huang, and M. T. Lin, *Microelectron.*

Reliab. 52, 905 (2012).
 2. M. S. Wu, K. H. Liu, Y. Y. Wang, and C. C. Wan, *J. Power Sources.* 109, 160 (2002).
 3. H. H. Wu, K. H. Lin, and S. T. Lin, *Microelectronics J.* 43, 280 (2012).
 4. K. Chu, C. C. Jia, and W. S. Li, *Appl. Phys. Lett.* 101, 121916 (2012).
 5. D. S. Ghosh, I. Calizo, D. Teweldebrhan, E. P. Pokatilov, D. L. Nika, A. A. Balandin, W. Bao, F. Miao, and C. N. Lau, *Appl. Phys. Lett.* 92, 151911 (2008).
 6. K. M. Shahil and A. A. Balandin, *Solid State Commun.* 152, 1331 (2012).
 7. T. H. Kim, S. J. Lee, D. W. Kim, J. W. Bae, K. N. Kim, Y. M. Kim, and G. Y. Yeom, *Thin Solid Films.* 660, 601 (2018).
 8. S. Pietranico, S. Pommier, S. Lefebvre, and S. Patoatto, *Int. J. Fatigue.* 31, 1911 (2009).
 9. C. Bechtold, C. Chluba, R. Lima de Miranda, and E. Quandt, *Appl. Phys. Lett.* 101, 091903 (2012).
 10. S. Sakamoto, S. Nagao, and K. Suganuma, *J. Mater. Sci. Mater. Electron.* 24, 2593 (2013).
 11. J. A. Hanlon and H. J. Ziocck, *Nuclear Instruments, and Methods in Physics Research Section A: Accelerators, Spectrometers, Detectors, and Associated Equipment.* 370, 521 (1996).
 12. I. M. Rybakov, N. V. Goryachev, I. I. Kochegarov, A. K. Grishko, S. A. Brostilov, and N. K. Yurkov, *J. Phys. Conf. Ser.* 803, 012130 (2017).
 13. K. C. Yung, J. Wang, and T. M. Yue, *J. Compos. Mater.* 42, 2615 (2008).
 14. Y. Mei, G. Q. Lu, X. Chen, C. Gang, S. Luo, and D. Ibitayo, *J. Electron. Mater.* 40, 2119 (2011).
 15. J. Schulz-Harder, *Microelectron Reliab.* 43, 359 (2003).
 16. H. Miyazaki, Y. Zhou, S. Iwakiri, H. Hirotsuru, K. Hirao, S. Fukuda, and H. Hyuga, *Ceram. Int.* 44, 8870 (2018).
 17. G. Mirone, A. Sitta, G. D'Arrigo, and M. Calabretta, *IEEE Trans Device Mater Reliab.* 19, 537 (2019).
 18. H. Miyazakia, S. Iwakiri, K. Hirao, S. Fukuda, N. Izu, Y. I. Yoshizawa, and H. Hyuga, *Ceram. Int.* 43, 5080 (2017).
 19. B.-K. Cho, S.-C. Hong, B.-S. Kim, and J.-K. Cheon, *Korean J. Met. Mater.* 58, 175 (2020).
 20. M. D. Thouless, J. Gupta, and J. M. E. Harper, *J. Mater. Res.* 8, 1845 (1993).
 21. P. A. Flinn, *J. Mater. Res.* 6, 1498 (1991).
 22. K.-S. Kim, J.-S. Bae, J.-S. Oh, and K.-A. Lee, *Korean J. Met. Mater.* 58, 375 (2020).